



## Proposition de Stage

### Sujet : Etude d'un pixel à base de JFET

#### Société : PYXALIS,

- Entreprise de conception de circuits intégrés spécialisée dans les capteurs d'image.
- 30 employés
- Zone d'activité Centr'Alp à Moirans (38430)

**Fonction** : Stagiaire Ingénieur

**Durée du stage** : 6 mois

**Niveau d'études souhaité** : 3<sup>ème</sup> année d'école d'ingénieur

#### Objectif :

L'objectif de ce stage est l'étude de faisabilité et potentiellement la conception d'un pixel à base de transistors de type JFET (Junction Field Effect Transistor)

#### Description du stage :

Après vous être familiarisé avec le monde des capteurs d'image CMOS et des pixels vous étudierez une solution afin de maximiser le gain du pixel. En effet, le bruit électronique du pixel étant inversement proportionnel à ce gain il est nécessaire de le maximiser. A cheval entre le monde de la conception analogique et la physique du semi-conducteur ce stage vous plongera au cœur de ce qui fait la performance d'un capteur d'image CMOS. Grâce à votre encadrant vous apprendrez à concevoir et à simuler le comportement d'un pixel bas bruit.

Vous effectuerez les recherches bibliographiques pour vous faire une idée plus précise des techniques employées à ce jour pour réaliser des pixel bas bruit.

- Dans un premier temps et avec l'aide de votre encadrant, vous concentrerez vos efforts sur les aspects limitant du bruit électronique.
- Puis vous ferez conjointement une étude du gain à attendre d'un pixel à base de transistor JFET.
- Vous dessinerez (layout) ensuite votre premier pixel en utilisant le logiciel CADENCE virtuoso. Vous apprendrez ainsi la pratique de ce logiciel utilisé dans toute l'industrie des semi-conducteurs.
- Vous effectuerez des simulations TCAD à l'aide du logiciel SYNOPSIS sentaurus du procédé de fabrication du pixel précédemment dessiné afin de quantifier le gain réel d'un pareil pixel. Vous identifierez ainsi les points bloquants ou nécessitant des retouches.

PYXALIS SAS 170 rue de Chatagnon 38430 Moirans-France +33 4 26 78 48 41

Société au capital de 337 398 €

Siret n° 524 665 965 00025 - NAF 7112B - RCS Grenoble - TVA intra FR53 524 665 965



- Finalement, vous documenterez le travail effectué et réaliserez votre rapport, à l'aide des outils de l'entreprise mis à disposition.

#### **Connaissances mises en jeu :**

- Utilisation d'un environnement Linux.
- Mise en œuvre des outils de conception/simulation analogique issus de la suite Cadence (Virtuoso, ADE).
- Mise en œuvre des outils de simulation TCAD du procédé de fabrication des circuits CMOS.
- Connaissance théoriques des composants de type JFET.
- Langue anglaise (pour lecture et écriture des documentations internes)
- Rigueur, pragmatisme, patience, curiosité et autonomie seront nécessaires pour atteindre l'objectif du stage.

#### **Cadre d'exécution du stage :**

- L'imagerie représente un secteur d'activité en pleine croissance dans l'industrie micro-électronique. Ce stage vous offre la possibilité de travailler dans un environnement technique à la pointe et d'enrichir votre culture scientifique dans le domaine.
- Ce stage vous offre la possibilité de travailler dans un environnement technique abordant plusieurs disciplines (analogique, physique du semi-conducteur, ...). Ainsi, vous serez amené à discuter avec plusieurs ingénieurs qualifiés de l'entreprise et vos capacités de communication et de compréhension seront des atouts pendant l'exécution de votre stage. Ces échanges très prolifiques nourriront votre soif de connaissances.
- Vous évoluerez dans un environnement réactif vous permettant de satisfaire les objectifs fixés ensemble au début du stage. Le suivi de votre projet sera effectué périodiquement dans le respect des règles de qualité mises en place au sein de l'entreprise.
- Vous serez encadré par M. Julien Michelot, docteur-ingénieur en micro et nanoélectronique, en charge de l'activité recherche et développement.
- Stage rémunéré, 35h par semaine

REFERENCE :	PYX-STAG-JFET-2018-7
CONTACT :	julien.michelot@pyxalis.com